



ESCOLA POLITÉCNICA DA UNIVERSIDADE DE SÃO PAULO
Departamento de Engenharia de Sistemas Eletrônicos

Edital EP-058/2010

Especialista em Laboratório, área de Projeto de Circuitos Integrados e Sistemas

Nome: _____ Assinatura: _____

Prova de Múltipla Escolha

São Paulo, 19 de Outubro de 2010.

1ª Questão

Indique a **alternativa incorreta**.

- a) O Amp Op ideal tem resistência de entrada infinita e resistência de saída infinita.
- b) O Amp Op ideal responde apenas à diferença dos sinais de entrada, isto é, $(v_2 - v_1)$;
- c) O Amp Op tem o ganho muito elevado (10^4 a 10^6) e idealmente infinito;
- d) O Amp Op ideal fornece entre saída e terra, um sinal $A(v_2 - v_1)$, onde A é o ganho em malha aberta,
- e) O Amp Op ideal tem uma resposta instantânea para uma variação em suas entradas, enquanto que, no real, esta resposta depende do 'slew-rate'.

2ª Questão

Indique a **alternativa incorreta**. Num Amp Op ideal:

- a) Diz-se que há um curto-circuito virtual entre os dois terminais de entrada de um Amp Op.
- b) Se o terminal positivo é conectado ao terra, um terra virtual aparece no terminal de entrada negativo.
- c) A realimentação negativa é aplicada a um Amp Op em aberto conectando-se um componente entre seu terminal de saída e o terminal de entrada inversor (negativo).
- d) A realimentação negativa torna a tensão entre os dois terminais de entrada muito pequena, idealmente zero.
- e) O curto-circuito virtual nos terminais de entrada o Amp Op ideal levará a uma tensão nula em seu terminal de saída.

3ª Questão

Indique a **alternativa incorreta**. Num Amp Op ideal, supondo que R_2 seja a resistência de realimentação; R_1 é o outro resistor ligado entre o terminal negativo do Op Amp e o terra, ou a tensão de entrada, dependendo da configuração:

- a) A configuração em malha fechada não-inversora apresenta uma elevadíssima resistência de entrada.
- b) Um caso especial é o seguidor de ganho unitário utilizado como um amplificador de isolamento que conecta uma fonte de alta resistência de entrada a uma carga de baixa resistência
- c) Para a configuração inversora, $V_O/V_i = -R_2/R_1$;
- d) Para a configuração não-inversora, $V_O/V_i = R_2/R_1$.
- e) A configuração em malha fechada inversora apresenta uma resistência de entrada no valor R_1 .

4ª Questão

Indique a **alternativa incorreta**. Num Amp Op real, supondo que R_2 seja a resistência de realimentação; R_1 é o outro resistor ligado entre o terminal negativo do Op Amp e o terra, ou a tensão de entrada, dependendo da configuração:

- a) A tensão de offset de entrada, V_{OS} , é a magnitude da tensão cc que, quando aplicada aos terminais de entrada do Amp Op, com a polaridade adequada, reduz a tensão de offset cc na saída a zero.
- b) Para a configuração inversora, V_{OS} resulta em uma tensão offset cc na saída de $V_{OS}(1 + R_2/R_1)$.
- c) Para a configuração não-inversora, V_{OS} resulta em uma tensão offset cc na saída de $V_{OS}(1 + R_2/R_1)$.
- d) O efeito de V_{OS} (tensão de offset) pode ser incluído na análise de desempenho do circuito, se no seu modelo for adicionada uma fonte cc V_{OS} em série com o terminal de entrada positivo do Amp op.
- e) Em Amp Op reais, não é necessário fazer nenhum circuito de compensação para o efeito de VOS (tensão de offset).

5ª Questão

Na **Figura 5.b** é mostrada a curva de transferência de um amplificador operacional, e considere a configuração inversora da **Figura 5.a**. A partir disso podemos determinar a nova frequência de corte superior ω_{HI} para a configuração inversora (\sim significa aproximadamente, e considere $R_2/R_1 \gg 1$ e $A_o \gg R_2/R_1$):

- a) $\omega_{HI} \sim \omega_H / (R_2/R_1)$
- b) $\omega_{HI} \sim \omega_H \cdot (R_2/R_1)$
- c) $\omega_{HI} \sim \omega_H / (R_2/R_1)^2$
- d) $\omega_{HI} \sim \omega_H \cdot (R_2/R_1)^2$
- e) Nenhuma das anteriores.

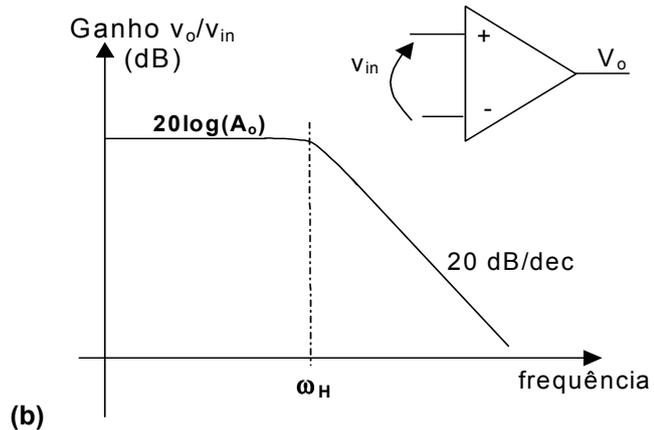
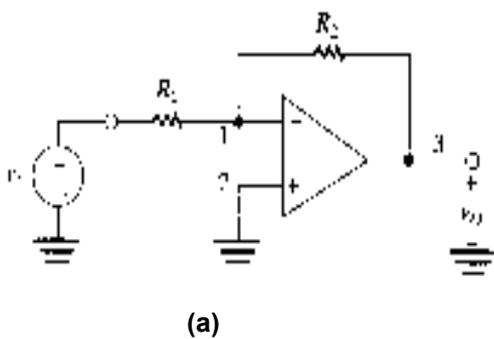


Figura 5:

6ª Questão

Indique a **alternativa incorreta**. Num transistor MOS:

- Dispositivos canal n são preferidos a dispositivos canal p devido às suas baixas transcondutâncias (para geometrias idênticas e de grande dimensão),
- Na tecnologia MOS, os portadores elétrons têm mobilidade, μ_n , de duas a três vezes maior que a dos portadores lacunas, μ_p (para geometrias de grande dimensão).
- Ambos os dispositivos tipo- n e $-p$ são, entretanto, utilizados na tecnologia CMOS, correntemente a mais popular tecnologia para o projeto de circuitos integrados analógicos e digitais.
- MOSFET tipo enriquecimento é o dispositivo mais largamente empregado no projeto de circuitos integrados.
- O transistor MOS tipo enriquecimento canal n é um dispositivo que apresenta tensão de limiar positiva.

7ª Questão

Indique a **alternativa incorreta**. Numa tecnologia CMOS

- O inversor fornece um caminho de baixa impedância para o terra quando a saída está no estado de nível baixo e a saída fica em V_{DD} para o estado de nível alto.
- A porta de transmissão CMOS é uma excelente chave analógica.
- A porta de transmissão CMOS apresenta resistência sempre constante para toda a faixa de sinais de entrada.
- A porta de transmissão CMOS também tem aplicação no projeto de circuitos digitais.
- Embora o inversor CMOS tenha dissipação de potência estática desprezível, sua dissipação de potência dinâmica pode ser aproximada por $f CV_{DD}^2$.

8ª Questão

Indique a **alternativa incorreta**. Numa tecnologia CMOS:

- Nos circuitos integrados o substrato não é usualmente comum para muitos transistores.
- A tensão de polarização reversa aumenta a região de depleção das junções PN. Isso por sua vez reduz a capacitância das regiões de fonte ou de drenos.
- O efeito de V_{SB} sobre o canal pode ser representado mais convenientemente como uma variação na tensão de limiar V_t . Especificamente pode ser mostrado que aumentando-se a tensão de polarização reversa no substrato V_{SB} resulta num aumento em V_t .
- Com a finalidade de manter a condição de polarização reversa na junção substrato-canal, o substrato é usualmente conectado no ponto mais negativo da fonte de alimentação num circuito NMOS (no ponto mais positivo num circuito PMOS).
- A tensão de polarização reversa resultante entre a fonte e o corpo (V_{SB} em dispositivos canal n) terá um efeito sobre a operação do dispositivo.

9ª Questão

Na **Figura 9.a** é mostrado o diagrama de estados de um circuito sequencial síncrono, para o qual existem duas entradas x e y (01 corresponde a $x=0$ e $y=1$) e uma saída z . Assumindo que se faça uma designação binária de estados ($A \rightarrow 0$) e ($B \rightarrow 1$), indique a que tipos de portas lógicas os blocos da **Figura 9.b** devem corresponder para que a máquina de estados seja implementada corretamente. Observe que q é a variável de estado atual e Q é a variável do próximo estado.

- a) $b1=b2=b3=AND$; $b4=XOR$
- b) $b1=b2=b3=AND$; $b4=NOR$
- c) $b1=b2=b3=OR$; $b4=AND$
- d) $b1=b2=b3=OR$; $b4=NAND$
- e) n.d.a

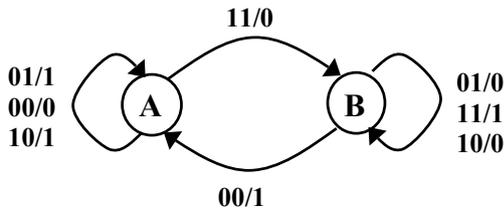


Figura 9.a

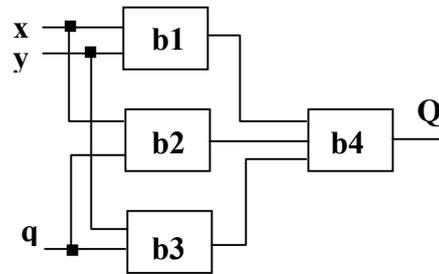


Figura 9.b

10ª Questão

Considere o diagrama de estados de um detector de seqüências da **Figura 10**. Assumindo que o estado inicial é **A**, indique qual é a seqüência a ser detectada.

- a) 101
- b) 00101
- c) 0101
- d) 10101
- e) n.d.a.

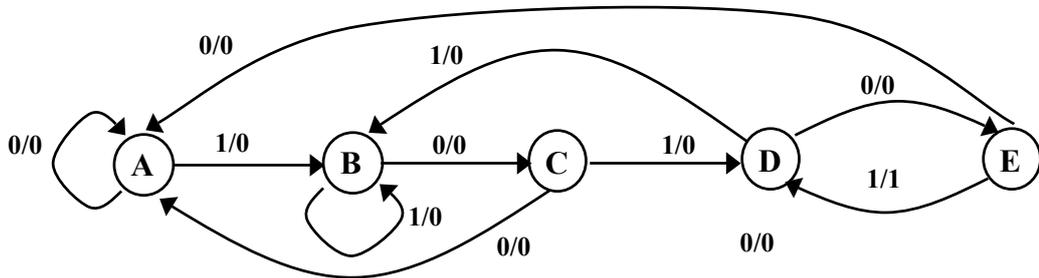


Figura 10

11ª Questão

São dados os elementos armazenadores na **Figura 11**. Indique a alternativa correta.

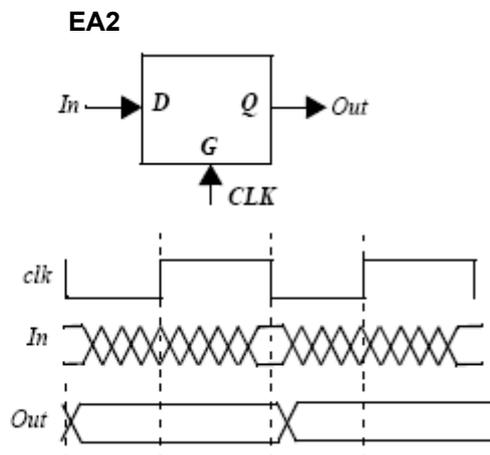
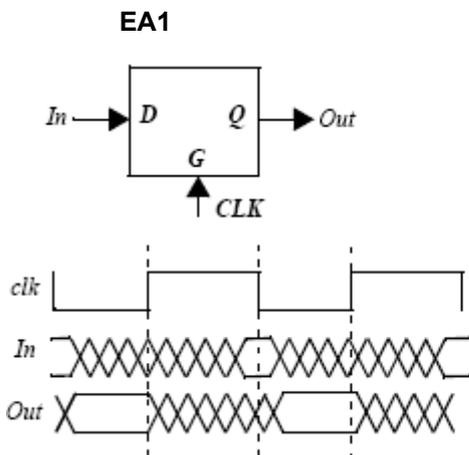


Figura 11: (a)

(b)

- a) Os circuitos EA1 e EA2 são ambos latches sensíveis a borda positiva do clk .
- b) Os circuitos EA1 e EA2 são ambos flip-flops sensíveis a borda positiva do clk .
- c) Os circuitos EA1 e EA2 são um flip-flop transparente no nível "1" do clk e um latch sensível a borda negativa do clk , respectivamente.
- d) Os circuitos EA1 e EA2 são um latch transparente no nível "1" do clk e um flip-flop sensível a borda negativa do clk , respectivamente.
- e) n.d.a

12ª Questão

Comparando os esquemas de *pipeline a* e *b*, correspondendo respectivamente às Figuras 12.a e 12.b., indicar a resposta correta abaixo:

- a) o *pipeline a* apresenta *throughput* maior e latência menor que o *pipeline b*
- b) o *pipeline b* apresenta *throughput* maior e latência menor que o *pipeline a*
- c) a latência é igual nos dois casos de *pipeline*.
- d) o *throughput* é igual nos dois casos de *pipeline*.
- e) n.d.a.

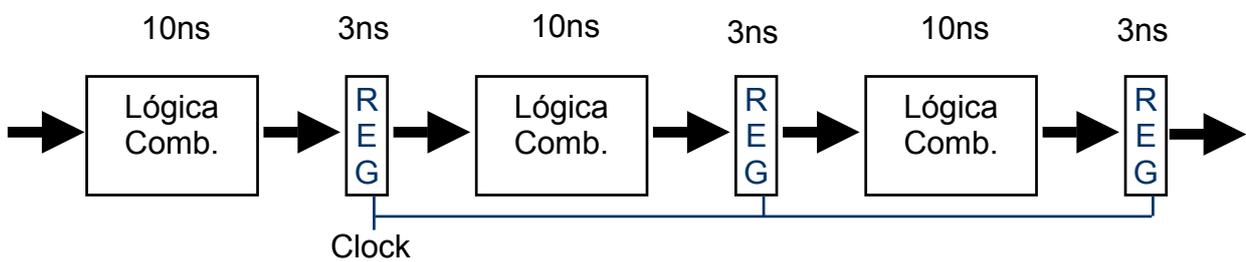


Figura 12.a

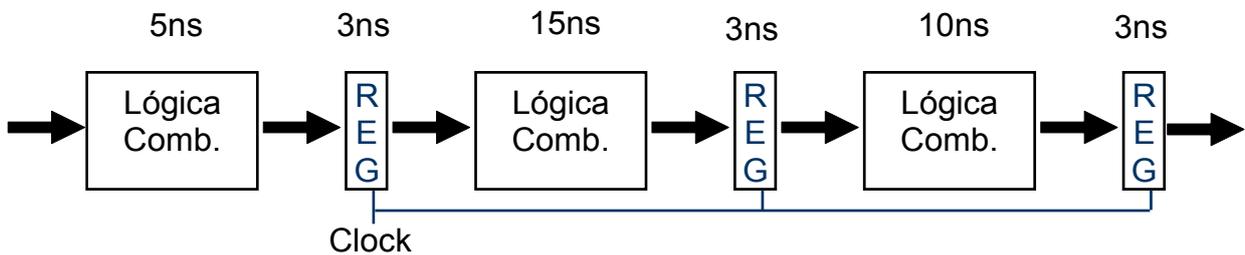


Figura 12.b

13ª Questão

Para o circuito da Figura 13 (nesta figura os substratos dos transistores canal N e canal P estão ligados em 0 e V_{dd} , respectivamente), se a entrada for uma onda quadrada rail-to-rail (0 a V_{dd}), a forma de onda da saída v_o será (desconsidere os atrasos entre os sinais de entrada e de saída de cada circuito):

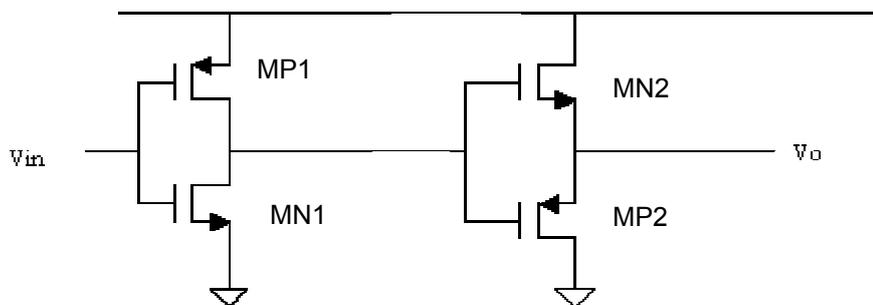
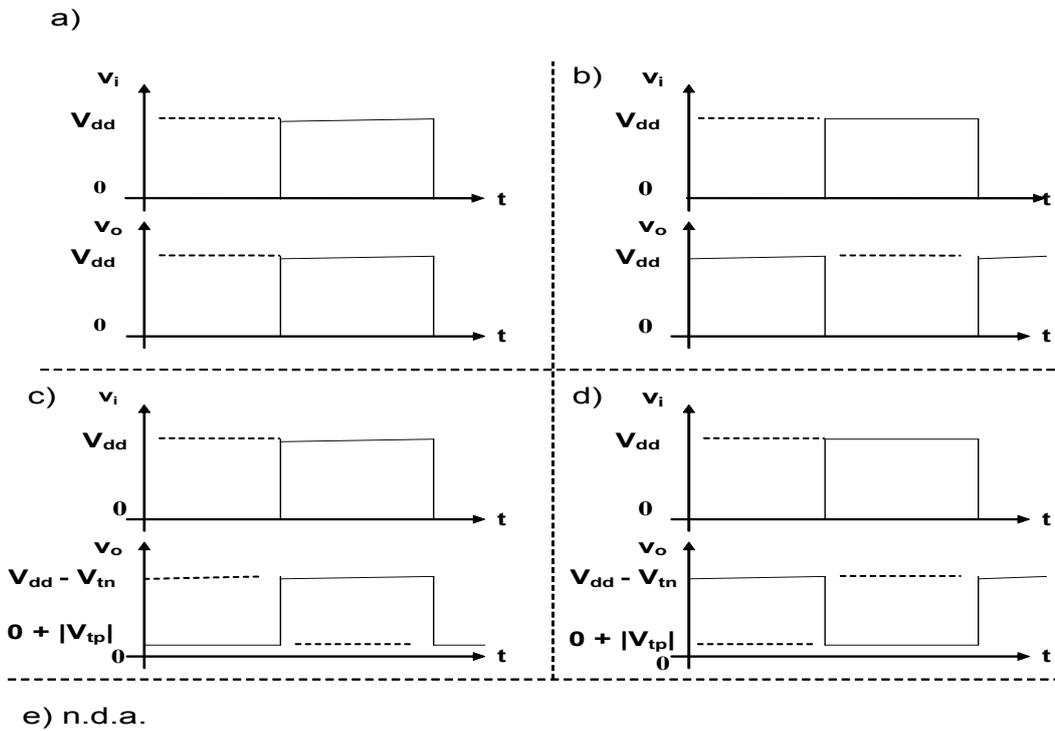


Figura 13



14ª QUESTÃO

Considere o circuito da **Figura 14** (o amplificador é ideal). A corrente i_0 tem valor igual a:

- a) $\frac{V_D}{R_1 + 2R_2}$
- b) $\frac{V_D}{R_1 + R_2 + R_G}$
- c) $\frac{V_D}{2R_1}$
- d) $\frac{V_D}{R_1 + R_2}$
- e) Não é possível determinar.

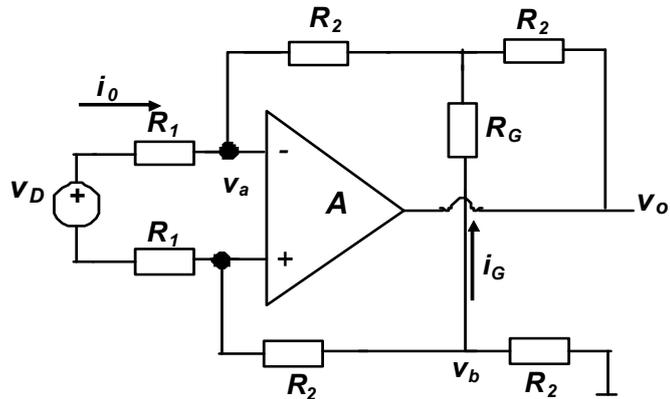


Figura 14. Circuito amplificador de diferenças.

15ª QUESTÃO

Uma arquitetura baseada em conjunto de instruções (ISA), conhecida como *load-store* (pura), caracteriza-se por:

- a) se utilizar de um ou mais acumuladores, que são registradores especiais para armazenamento de resultados de operações das instruções aritméticas e/ou lógicas;
- b) não conter instruções aritméticas e/ou lógicas cujos resultados sejam transferidos à memória;
- c) apresentar instruções *load* e *store* para transferir dados entre registradores de propósito geral;
- d) sua estrutura em *pipeline*;
- e) n.d.a.

16ª QUESTÃO

Considere o circuito com diodo *zener* da **Figura 16**. Nele o sinal de **entrada** é V_i , o sinal de **saída** é V_o , a queda de tensão no diodo conduzindo diretamente é $0,7\text{ V}$ e a queda de tensão no *zener* conduzindo reversamente é $4,3\text{ V}$. O gráfico $V_o \times V_i$ que melhor descreve o funcionamento do circuito é:

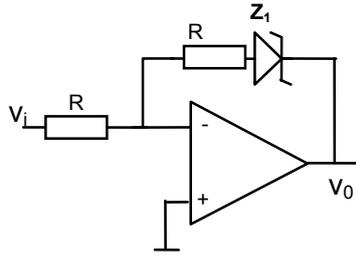
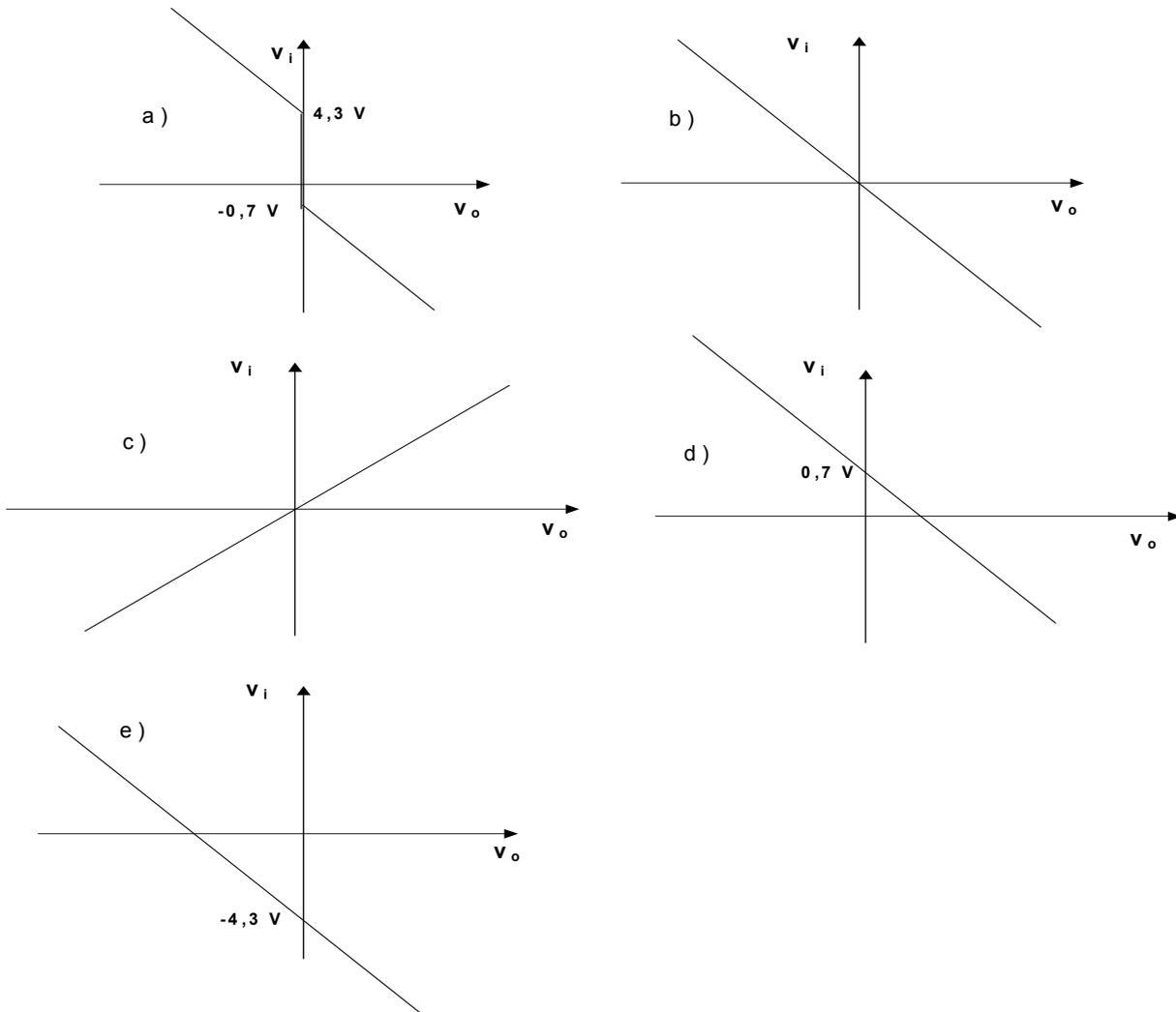


Figura 16 Circuito com diodo.



17ª QUESTÃO

Qual a **função** do circuito CMOS da **Figura 17**?

- a) uma porta **NAND**;
- b) um **OU exclusivo**;
- c) uma porta **NOR** com saída de alta impedância;
- d) um **resistor não linear**;
- e) n.d.a.

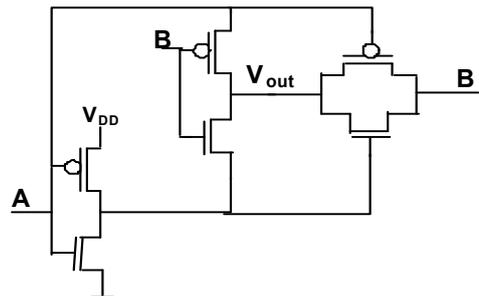


Figura 17. Circuito CMOS

18ª QUESTÃO

Na **Figura 18** é mostrada a curva de transferência de um amplificador operacional. A partir dessa curva podemos determinar a **expressão de $V_o(s)/V_i(s)$** que é igual a:

- a) $\frac{A_0}{s - \omega_H}$
- b) $\frac{A_0}{\frac{s}{\omega_H} + 1}$
- c) $\frac{A_0}{s + \omega_H}$
- d) $\frac{20 \log(A_0)}{s + \omega_H}$
- e) Não é possível determinar

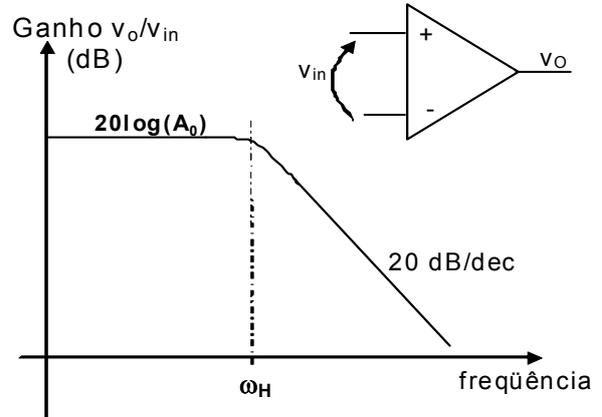


Figura 18. Curva de transferência do amplificador operacional

19ª QUESTÃO

Para o circuito da figura **Figura 19**, usando um amplificador ideal, qual é o valor da resistência equivalente de entrada (V_i/i_i)?

- a) $1 \text{ k}\Omega$;
- b) $3 \text{ k}\Omega$;
- c) $-1 \text{ k}\Omega$ (negativo);
- d) $-3 \text{ k}\Omega$ (negativo);
- e) nda.

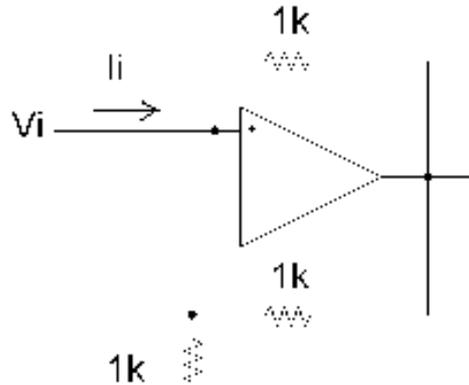


Figura 19. Circuito com amplificador ideal.

20ª QUESTÃO

Para o circuito da **Figura 20**, suponha que o amplificador operacional é alimentado com $\pm 5 \text{ V}$ e que tenha tensões de saturação de $\pm 5 \text{ V}$, também. Determine qual dos gráficos melhor representa sua função de transferência (as linhas pontilhadas representam as tensões $+5 \text{ V}$ e -5 V tanto no eixo x como no y):

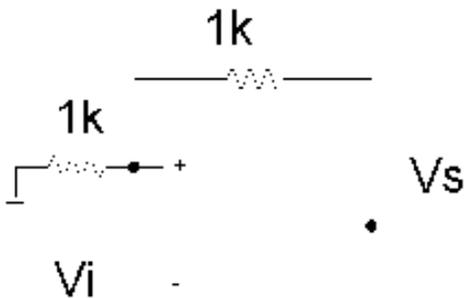
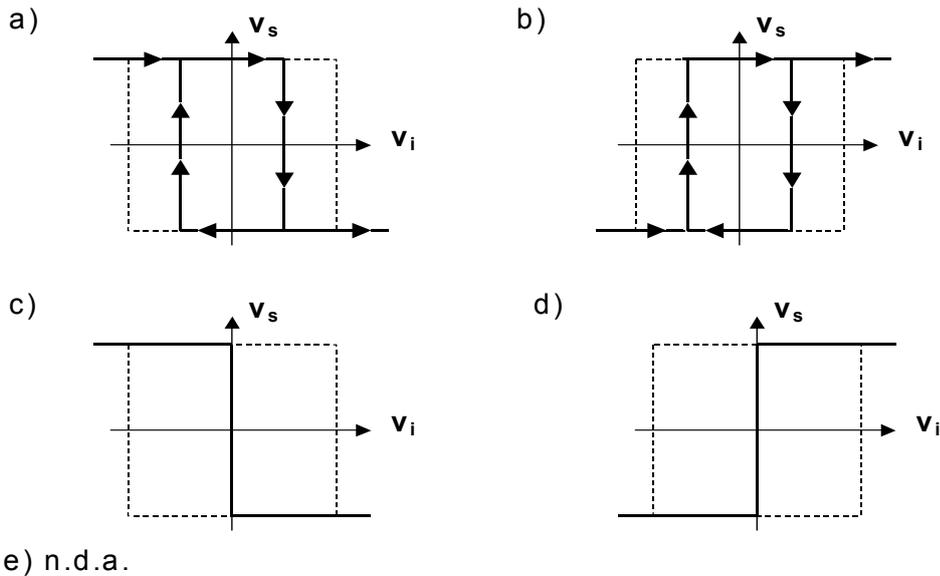


Figura 20. Circuito com amplificador Ideal com realimentação positiva.



21ª QUESTÃO

Aponte a resposta correta sobre endereçamento de memória:

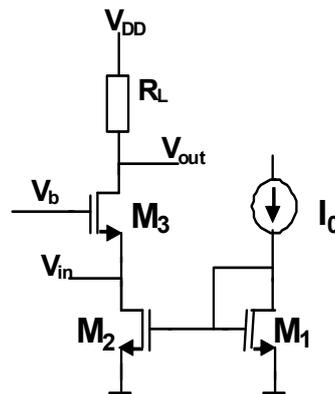
- o ordenamento em *little endian* prevê que, em palavras multi-byte, o byte da posição menos significativa da palavra deve ser colocada na memória no endereço $x.x000$;
- caso a arquitetura seja com acesso alinhado para todos os tamanhos de palavras suportados, dados de um byte serão alinhados corretamente de forma automática em um registrador de 32 bits;
- o hardware de computadores com acesso desalinhado à memória é mais simples do que aqueles com acesso alinhado;
- para a leitura e escrita de *strings*, o ordenamento *little endian* ou *big endian* é indiferente;
- n.d.a.

22ª QUESTÃO

Considere o circuito base comum da **Figura 22**. Considere dados os valores de $R_L = 2K\Omega$, $I_0 = 0,5mA$ e de $(W/L)_{M1} = 10$ e que para o transistor M_3 a tensão de *overdrive*, $(V_{GS} - V_{Tn})$, é 0,2 V (desconsiderar as condutâncias dreno-source dos transistores). O valor de $(W/L)_{M2}$ para que a **impedância de entrada**, vista a partir de V_{in} , em baixas frequências **seja 50Ω** é (V_{Tn} é a tensão de *threshold* do transistor N):

- 10;
- 20;
- 40;
- 80;
- 100.

Figura 22. Circuito de ganho fonte comum



23ª QUESTÃO

Considere o circuito dreno comum da **Figura 23**. Quando a tensão de entrada V_{in} cresce, aumenta a diferença $(V_{in} - V_{out})$ pois:

- Aumenta o efeito da **modulação de canal** no transistor M_3 ;
- Aumenta o **efeito de corpo** do transistor M_3 ;
- Aparecem **efeitos de terceira ordem** no entanto as **variações** na diferença são **pouco significativas**;
- Aumenta a **corrente na saída** e, portanto, V_{gs} do transistor transistor M_3 ;
- Aumenta a **modulação de canal** e o **efeito de corpo** no transistor M_3 .

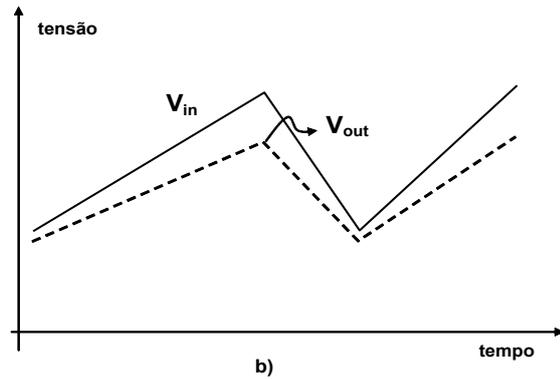
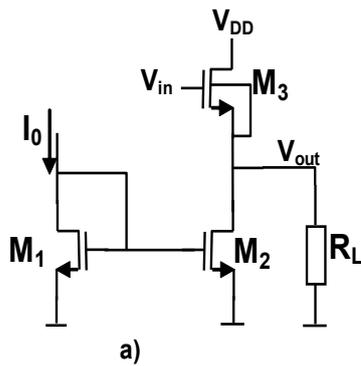


Figura 23. Circuito dreno comum.

24ª QUESTÃO

Latch-up é um problema que acontece com circuitos CMOS integrados. Para evitá-lo normalmente:

- a) São colocados **contatos de poço e substrato** próximos aos transistores;
- b) Usam-se lâminas de **alta resistividade**.
- c) São usados **transistores com porta de Alumínio**;
- d) Usam-se **transistores NMOS com dimensões mínimas**;
- e) Usam-se **transistores PMOS com dimensões mínimas**;

25ª Questão

A figura abaixo apresenta a implementação de um circuito na lógica complementar em um gate-array CMOS. Nela, o bloco superior de cor cinza representa a série de transistores p, o bloco inferior representa a série de transistores n, as áreas pontilhadas são da camada de silício-policristalino e as áreas listradas de metal (horizontal superior é VDD e a horizontal inferior é GND). A implementação realizada é:

- a) $Out = In_1 \cdot In_2 + In_3 \cdot In_4$
- b) $Out = \overline{In_1 \cdot In_2 \cdot In_3 \cdot In_4}$
- c) $Out = \overline{In_1 \cdot In_2} + \overline{In_3 \cdot In_4}$
- d) $Out = \overline{In_1 + In_2 + In_3 + In_4}$
- e) n.d.a.

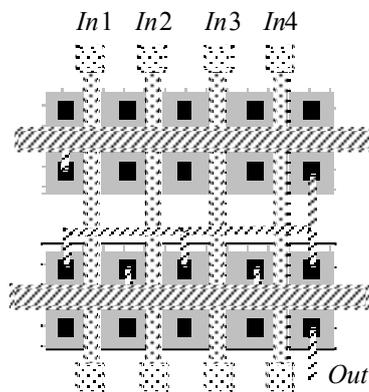


Figura 25

26ª Questão

A **Figura 26** apresenta uma lógica pseudo-NMOS. Sabe-se que na transição *high-low*, a tensão na saída F percorre a escala de valores de 5V a 1,3V. Assuma que $V_{DD} = 5V$, $V_{SS} = 0V$ e a tensão de limiar do transistor tipo p é $-0,8V$. O transistor tipo p passa:

- a) pela regiões de corte e linear
- b) pelas regiões linear e de saturação
- c) pelas regiões de corte e saturação.
- d) pela região de saturação apenas
- e) n.d.a

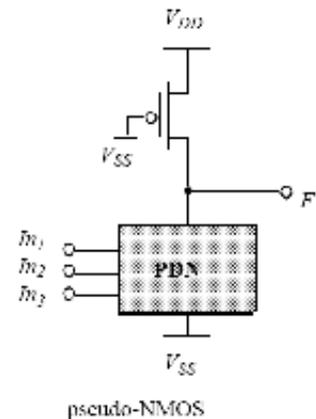


Figura 26

27ª Questão

A **Figura 27** apresenta uma curva de transferência de um determinado inversor CMOS. Ao se variar as dimensões dos dois transistores, tipo n e p, ocorre o seguinte efeito na curva:

- a) irá deslocar-se horizontalmente sempre.
- b) a tensão máxima de saída V_{out} irá se alterar, modificando as margens de ruído
- c) desloca-se horizontalmente quando a relação entre os (W/L) dos dois transistores se altera.
- d) a tensão máxima de saída V_{out} irá se alterar, modificando apenas a margem de ruído de tensão *high*
- e) n.d.a

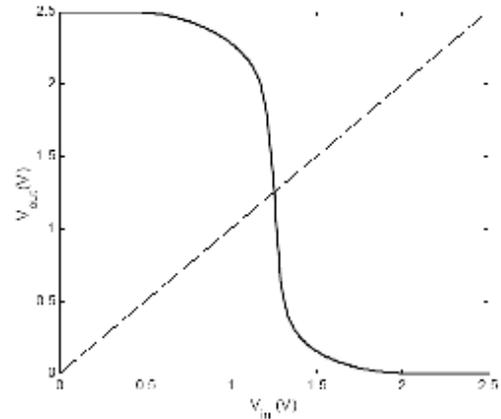


Figura 27

28ª Questão

O circuito da **Figura 28** é um inversor de carga resistiva. Sabe-se que, para um conjunto determinado de valores de parâmetros do transistor n, $V_{out} = 0,6V$ quando $V_{in} = 2,5V$. É correto dizer que:

- a) se a tensão de limiar do transistor for reduzida, $V_{out} > 0,6V$, quando $V_{in} = 2,5V$.
- b) se R_L diminuir, $V_{out} < 0,6V$, quando $V_{in} = 2,5V$.
- c) para qualquer V_{in} aplicado, o V_{out} correspondente diminuirá, caso a tensão de alimentação for reduzida.
- d) se (W/L) diminuir, $V_{out} < 0,6V$, quando $V_{in} = 2,5V$.
- e) n.d.a

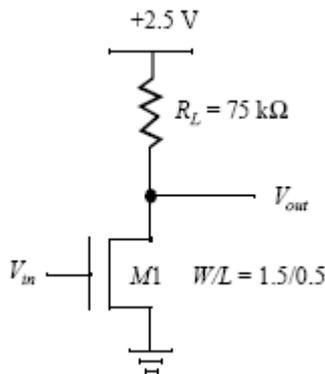


Figura 28

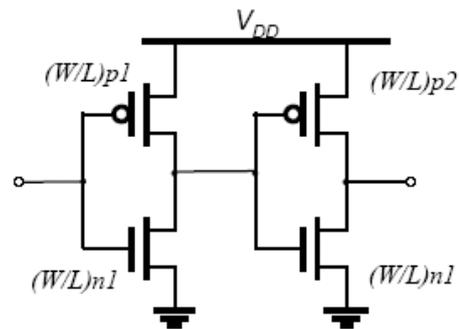


Figura 29

29ª Questão

Dois inversores CMOS em cascata são apresentados na **Figura 29**. É desejável que os tempos de carga e descarga (comumente conhecidos como t_{pLH} e t_{pHL} , respectivamente) sejam os menores possíveis. Para reduzir o t_{pHL} do inversor da esquerda podemos:

- a) reduzir $(W/L)_{n1}$.
- b) aumentar $(W/L)_{p2}$.
- c) reduzir a tensão de alimentação nos inversores 1 e 2.
- d) aumentar $(W/L)_{p1}$.
- e) n.d.a.

30ª Questão

Cadeias de inversores são circuitos muito usados em projetos de CIs CMOS para redução de tempo de atraso para drenarem capacitâncias grandes. Para que elas realizem a função desejada, é preciso que:

- a) para cada inversor, os transistores p e n correspondentes, sejam casados (de dimensões próximas)
- b) que os transistores n e p sejam de tamanhos crescentes, estágio a estágio.
- c) para cada inversor, os transistores p e n correspondentes, sejam casados (com as tensões de limiar, V_{Tp} e V_{Tn} , próximas em módulo).
- d) que os transistores n e p sejam de tamanhos decrescentes, estágio a estágio.
- e) n.d.a.

31ª Questão

A taxa e a penalidade de *misses* são itens de grande relevância no projeto de memórias cache. São aspectos a serem considerados:

- a) para memórias cache grandes, os blocos devem ser pequenos para reduzir a taxa de *misses* ;
- b) blocos maiores, apesar de apresentam maiores penalidades, são preferíveis, pois exploram as vantagens da localidade temporal;
- c) em caso de *miss* em uma memória cache, a estratégia de seleção do bloco “menos recentemente utilizado” (para substituição), é de implementação mais simples e barata do que a seleção aleatória;
- d) a estratégia de vários níveis de cache auxilia na redução da penalidade de *miss*;
- e) n.d.a.

32ª Questão

Para CIs digitais CMOS, ocorre o consumo de potência estática e dinâmica. Em relação à potência dinâmica, pode-se dizer:

- a) o seu valor é diretamente proporcional à tensão de alimentação e ao quadrado da atividade de chaveamento.
- b) a atividade de chaveamento é um parâmetro determinante, porém não é possível controlá-lo pelo ajuste do tamanho das dimensões dos transistores.
- c) a frequência do clock é utilizada como o valor da atividade de chaveamento, porém, desta forma, o valor de potência calculado fica subestimado.
- d) A capacitância existente nos nós do circuito é irrelevante para o cálculo da potência consumida.
- e) n.d.a.

33ª Questão

Para o circuito CMOS da **Figura 33**, é correto afirmar:

- a) a função especificada é $F = \overline{(A.B.C.D)} + E$
- b) a função especificada é $F = (A.B.C.D) + E$
- c) a função especificada é $F = \overline{(A + B + C + D)}.E$
- d) a função especificada é $F = A.B.C(D + E)$
- e) n.d.a.

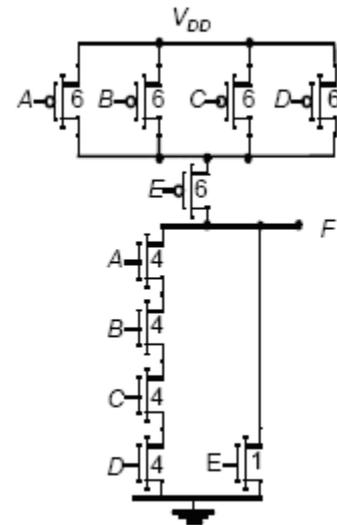


Figura 33

34ª Questão

Para o circuito CMOS da **Figura 34**, com lógica baseada em transistor de passagem, podemos afirmar o seguinte:

- a) por ser um mau transmissor de nível lógico 0, a saída F , nesta condição, apresentará o valor $F = V_{Tn}$ (tensão de limiar);
- b) a função lógica realizada é $F = A.B$.
- c) por ser um mau transmissor de nível lógico 1, a saída F , nesta condição, apresentará o valor $F = V_{DD} + V_{Tn}$ (tensão de limiar);
- d) a função lógica realizada é $F = A + B$.
- e) n.d.a.

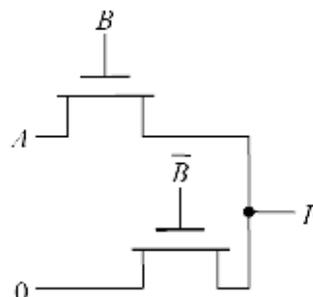


Figura 34

35ª Questão

Suponha que o amplificador da **Figura 35** tem um 'Slew-Rate' de 1uV/s (1 micro-volt por segundo). Com isto, escolha a curva que melhor representa o comportamento deste circuito.

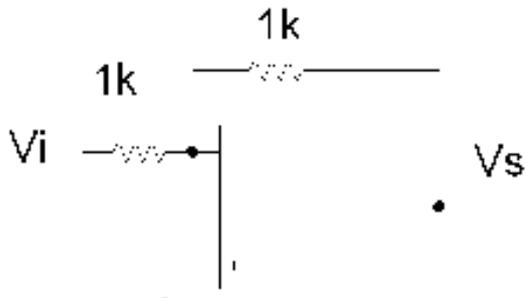
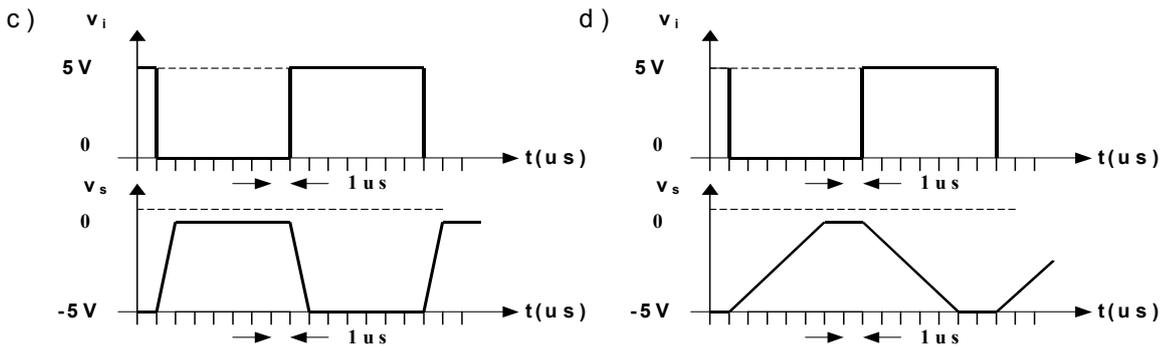
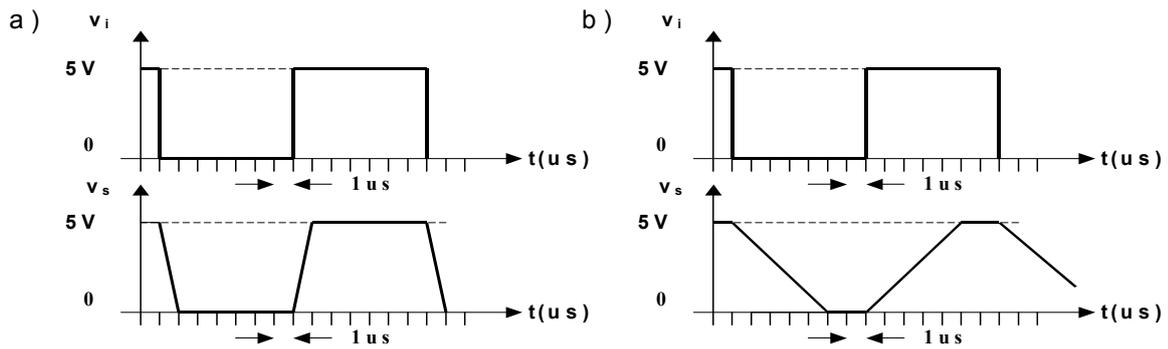


Figura 35



e) n.d.a.

Questões de Inglês

Leia o texto e responda as questões 36 a 40.

Electronic and Instrument Measurements

The ability to make measurements is vital to an understanding of the physical world in which we live. Some people say that measurement provides us with an understanding of physical phenomena and that instruments are tools for measurement.

A great many of the instruments used for obtaining measurements in various kinds of physical systems are electronic in nature, and electronic instrumentation has increased at an extraordinary rate during the last twenty years. Automation in many areas of industry and the accompanying need for more precise measurements have been largely responsible for the increased need for electronic indicating, recording and controlling instruments. Integrated circuit technology has made possible the proliferation of instruments to meet these needs.

Obtaining accurate, reliable, and cost-effective measurements goes beyond the instrument to the user. Proper selection and use of instruments and interpretation of measurement data are the responsibility of the user. A person's ability to make an intelligent selection and to use the instrument properly is greatly increased by an understanding of the basic theory of operation and the capabilities and limitations of the test instrument.

Laboratory practice has a very important place in any science-related course. The laboratory experiments will expand the student's knowledge of electronic test instruments by experimentally analyzing circuits used in these instruments and will help develop the ability of making intelligent use of instruments of this kind.

36ª Questão

O texto afirma que:

- a) É necessário compreender o mundo em que vivemos para ter capacidade de fazer medidas.
- b) A capacidade de fazer medidas não é vital para compreender o mundo físico em que vivemos.
- c) Segundo algumas pessoas, as medidas não nos dão compreensão de fenômenos físicos.
- d) Algumas pessoas estão tentando entender os fenômenos físicos sem o uso de medidas.
- e) Segundo algumas pessoas, as medidas nos proporcionam uma compreensão de fenômenos físicos.

37ª Questão

De acordo com o texto a instrumentação eletrônica teve um desenvolvimento extraordinário:

- a) Na década de 20.
- b) Nos últimos 20 (vinte) anos.
- c) No início do século XXI.
- d) Nas últimas três décadas do século XX.
- e) Nos últimos 12 (doze) anos.

38ª Questão

Assinale a alternativa CORRETA:

- a) Instrumentos eletrônicos não passaram por grandes desenvolvimentos nas últimas décadas.
- b) Instrumentos eletrônicos não são apropriados para medição de sistemas físicos, como temperatura, pressão e umidade.
- c) A tecnologia de circuitos integrados propiciou um desenvolvimento extraordinário dos instrumentos de medição.
- d) A automação industrial não necessita medidas precisas.
- e) O aumento da automação industrial não influiu no desenvolvimento da instrumentação.

39ª Questão

Assinale a alternativa CORRETA:

- a) A compreensão da teoria de operação dos instrumentos de teste não é importante na escolha do instrumento de medida a ser usado.
- b) Conhecer as limitações dos instrumentos de teste não é importante na escolha do instrumento de medida a ser usado.
- c) A interpretação das medidas não depende do usuário.
- d) A obtenção de medidas confiáveis vai além do equipamento, dependendo também do usuário.
- e) A realização de medidas precisas exige o uso de equipamentos baratos.

40ª Questão Analise as afirmações a seguir e escolha a alternativa correta.

I - Práticas de laboratório são importantes em alguns cursos de áreas científicas.

II - Práticas de laboratório são importantes para qualquer curso de áreas científicas.

III - Experimentos em laboratórios desenvolvem a habilidade dos alunos de fazer uso inteligente dos instrumentos de medida.

- a) As afirmações II e III estão corretas.
- b) Apenas a afirmação I está correta.
- c) Apenas a afirmação II está correta.
- d) Apenas a afirmação III está correta.
- e) Todas as afirmações estão corretas.